云途
YUNTU

YUNTU 云途半导体

YTM32B1LE0x硬件改版与验证报告

YUNTU AUTOMOTIVE SEMICONDUCTOR

真车规 高可靠 高性能

总结

改版描述	验证方案和结论
改动1：GPIO抗噪声性能提升 改动2：POR/BOR 电路变更 改动3：Flash 只读位（Readonly Bit）开放	1. 进行开发板（EVB）板级改动项功能和性能验证，结果符合设计改动预期 2. 参考ZVEI标准进行可靠性补充验证，结果符合AEC-Q100要求及设计规格要求 3. 改版后物料进行小批试制验证，改版后批次与改版前量产批次CP良率一致，无异常 **4. 其他客户功能验证反馈无异常**

目录

01 硬件改版描述

02 硬件改版验证报告

02-1 硬件改版验证报告_开发板

02-2 硬件改版验证报告_ZVEI可靠性补充验证

02-3 硬件改版验证报告_小批试制

01 硬件改版描述

改动1：GPIO抗噪声性能提升

- **改动与目的：**
  - 修改：将gpio smit的输入抗噪声性能从50mV提高到500mV。
  - 目的：提高gpio smit输入VIL/VIH电平时的抗噪声能力，修复勘误表E300001

- **硬件兼容性：**
  - GPIO改动仅提升GPIO对外部输入信号抗噪声性能，对GPIO其它功能无影响，不影响GPIO的输入输出特性，上下拉，Leakage等均无影响，外围硬件无需做针对性改动

- **软件兼容性：**
  - 针对勘误表E300004中，对于GPIO输入信号变化边沿需要开启数字Filter功能的修复措施在改版之后依然有效，无需改动
  - 对系统中不存在E300004描述的情形，软件无需做改动

改动2：POR/BOR 电路变更

- **改动与目的：**
  - 修改：
    - 调整 POR（Power-On Reset） 电压阈值
    - 将 BOR（Brown-Out Reset） 使能控制信号强制为有效状态（始终使能）
  - 目的：
    - 解决在部分特殊应用场景中，因残余电压导致的异常上电问题
    - 提升系统在电源波动及不稳定供电条件下的启动可靠性与抗干扰能力
- **硬件兼容性：**
  - POR 电压阈值的调整仅影响 MCU 内部复位电路的初始化逻辑，对外部硬件接口及BOR电压阈值无影响
  - 改动不会影响原有电源设计，原硬件方案可保持不变
  - 针对改版前为规避残压问题而在上电电路中增加下拉电阻的应用场景，在改版后芯片中可继续保留该额外下拉措施
  - 硬件上无需做针对性改动
- **软件兼容性：**
  - 改版后芯片中，BOR ENABLE 控制信号被强制为有效状态，不再受 PCU 模块配置位控制
  - 对于原有软件中涉及该位的读写操作，寄存器访问行为保持一致，但不再对硬件产生实际控制效果
  - 软件无需进行功能性修改，整体兼容性良好

改动3：Flash 只读位（Readonly Bit）开放

改动与目的:

- 修改：文档修改，Flash 控制寄存器中原保留位 EFM->CTRL[READONLY] 现已正式开放，用户可进行配置与使用
- 目的：为用户提供了额外的 Flash 擦写保护功能，不会带来负面影响

3.2.1.1 EFM CTRL Register

Offset: 0h

Bits	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
R	DPD_EN							READONLY			PRESCALER					
W																
Reset	0	0	0	0	0	0	0	0	0	0	0	1	1	0	0	0

Bits	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
R	PREFETCH_EN						RWS		FDBERR				ACCERRIE	UNRECOVERRIE	RECOVERRIE	DONEIE
W																
Reset	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0

硬件兼容性:

- 该改动为文档修改，不涉及MCU改动，客户硬件无需改动

软件兼容性:

- 如需使用该功能，则需要软件对EFM模块CTRL的READONLY比特进行写1操作，正常执行Flash擦写前先对该比特写0操作，完成后对该比特写1以实现完整保护
- 注意：EFM->CTRL[READONLY]寄存器仅支持写操作，任意读均返回0
- 注意：开启Flash READONLY保护之后，原有的Flash擦除和写入函数均不会返回错误，需软件增加结果校验
- 对应软件改动已经更新在最新版本SDK YTM32B1LE0 1_3_1_HF001中，可以通过YCT工具进行下载
- 对于之前版本可以参考 https://forum.ytmicro.com/topic/1054/efm-readonly-bit使用说明 进行改动

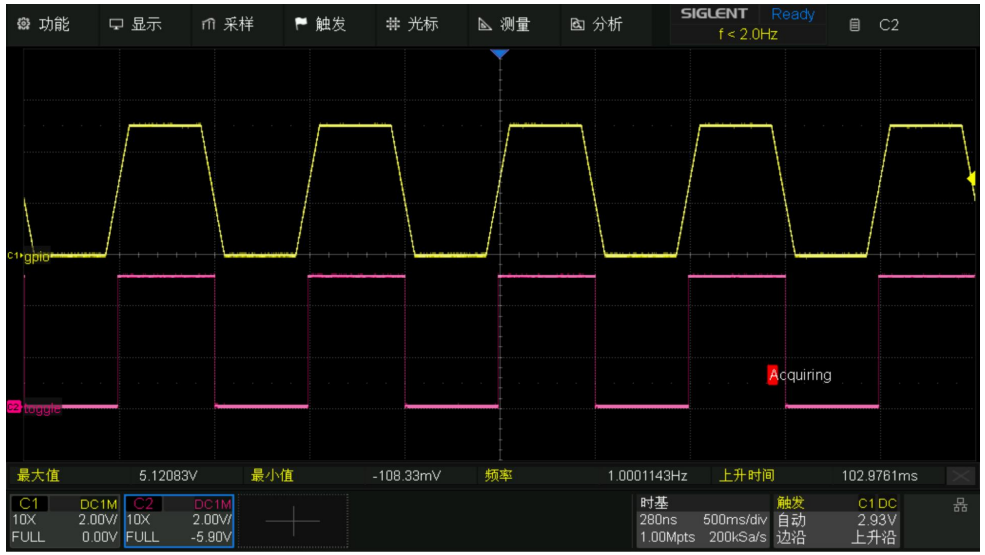
02 硬件改版验证报告

02-1 硬件改版验证报告_开发板

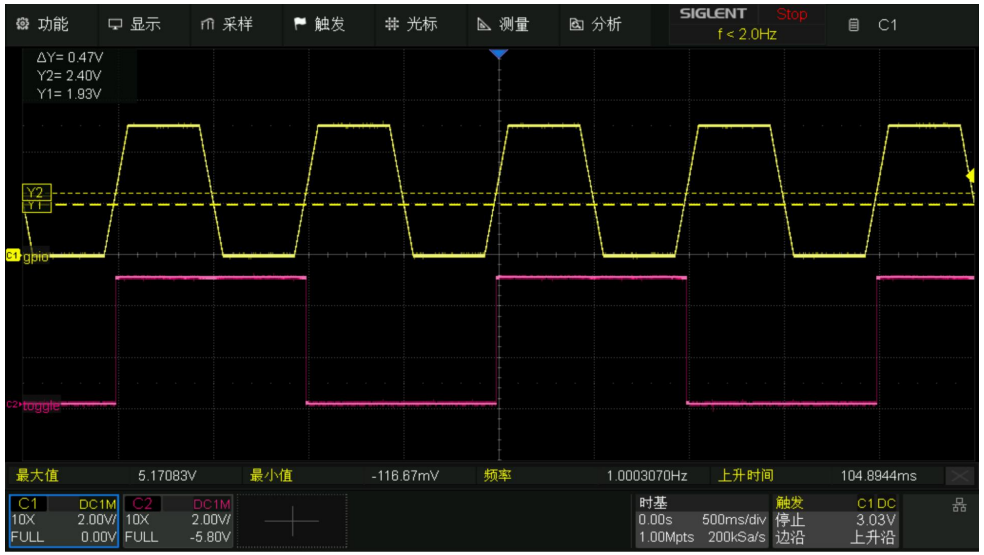
验证报告1：GPIO抗噪声性能提升

验证方案：

- 单一IO测试GPIO边沿在1ns, 1us, 10us, 100us, 1ms, 10ms, 100ms, 1s变化边沿的异常触发情况，与改版之前芯片进行对比
  - 测试应保证IO在上述波形下均不会出现异常中断触发
  - 测试应对比改版前芯片确定一个异常触发边沿，典型值1ms, 在该边沿下测试其它IO的工作情况
- 改动涉及所有GPIO，因此需要用上述边沿对其他所有IO进行测试，所有IO工作应该符合预期



改版前IO配置IO上升沿触发中断，IO边沿过缓出现下降沿异常触发，不符合设计预期



改版后IO配置IO上升沿触发中断，IO边沿过缓也仅在上升沿触发中断，符合设计预期

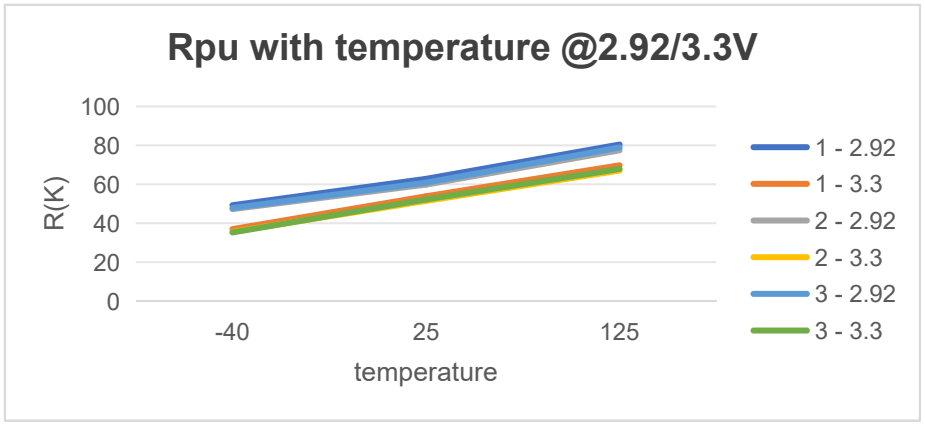
验证结论：

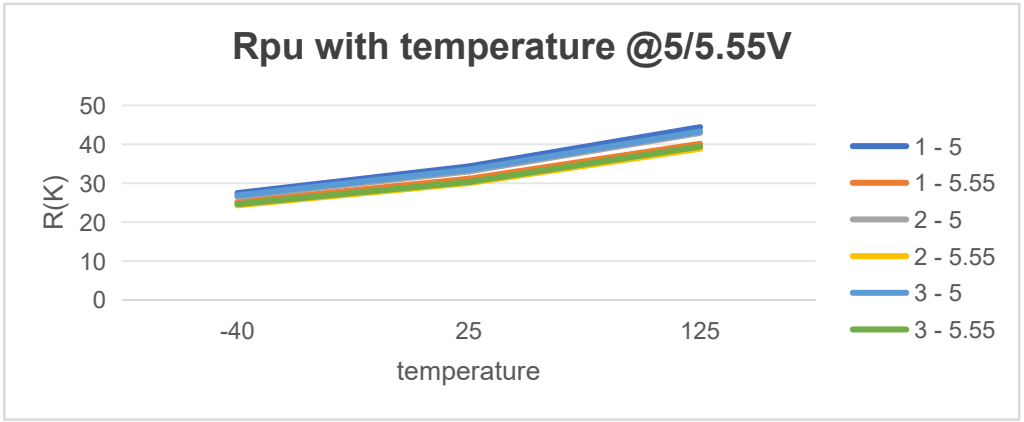
- 改动后IO在IO边沿从1ns至1s条件下均不会出现中断异常触发的情况
- 所有IO经过验证都不会有异常中断触发情况
- 改动符合设计改动预期，测试结果无异常

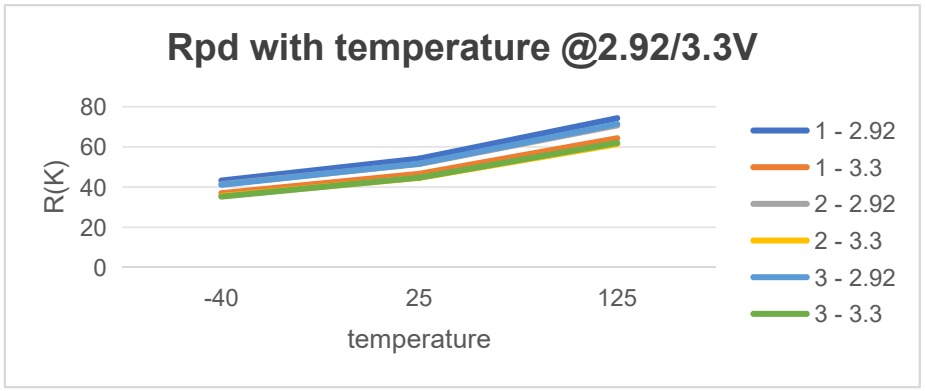
验证报告1：GPIO上下拉电阻测试

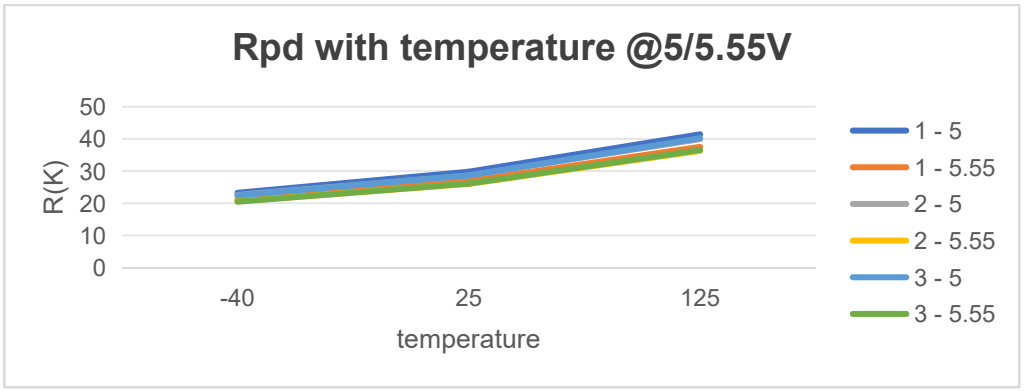
验证方案：

- 测试GPIO上拉电阻，GPIO配置上拉开启，外部电流表对地短接记录电流，根据VDD电压和电流值计算上拉电阻
- 测试GPIO下拉电阻，GPIO配置下拉开启，外部电流表对VDD短接记录电流，根据VDD电压和电流值计算下拉电阻









验证结论：

- 改版之后Rpu Rpd符合Datasheet，与改版前无差异

R_{PU}	Internal pull-up resistors	20	–	100	kΩ	
R_{PD}	Internal pull-down resistors	20	–	105	kΩ	

3.3V Datasheet Spec

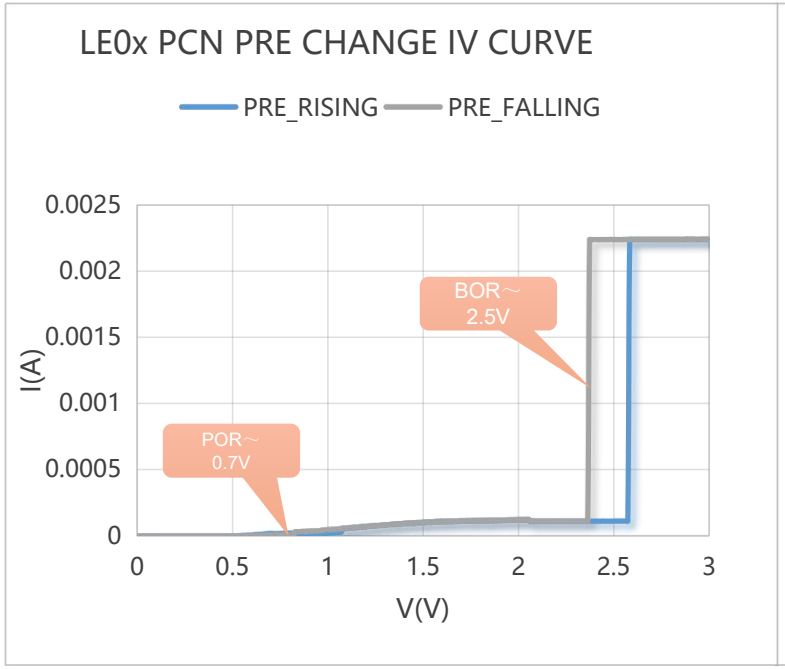
R_{PU}	Internal pull-up resistors	20	–	70	kΩ	
R_{PD}	Internal pull-down resistors	15	–	70	kΩ	

5V Datasheet Spec

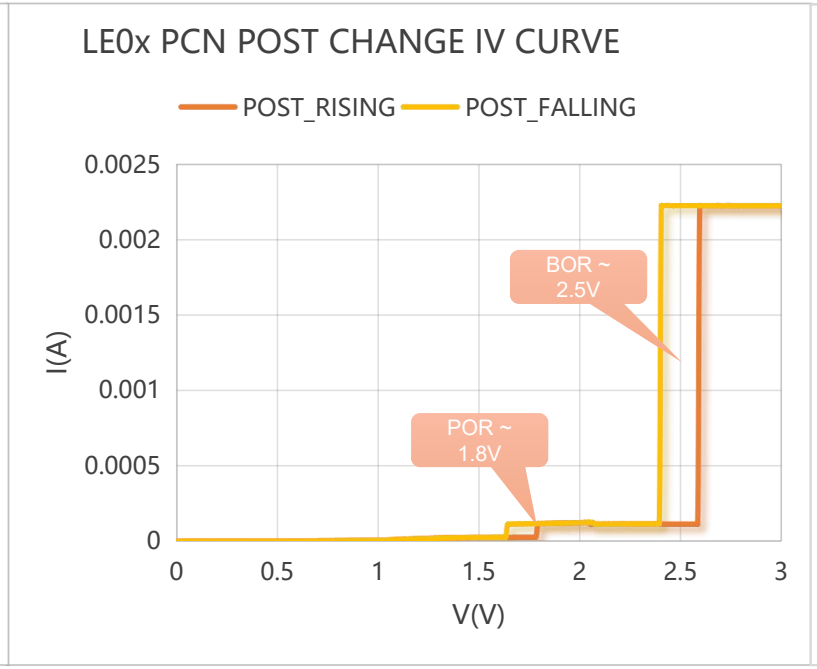
验证报告2：调整POR电压

验证方案：

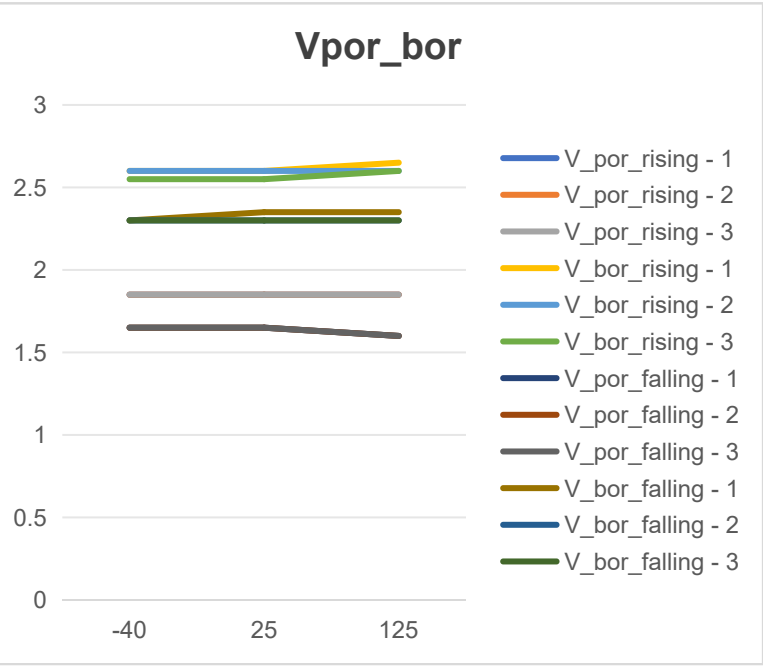
- 通过测试IV曲线确定芯片的POR和BOR触发电压，测试POR和BOR电压是否有对应的迟滞



改版前POR电压<1V, BOR电压约2.5V



改版后POR电压约1.8V, BOR电压约2.5V
POR和BOR均有明显迟滞



改版后POR电压和BOR电压分布稳定

验证结论：

- 改版后POR电压由原有的低于1V阈值变为约1.8V，符合设计改动预期

验证报告2：BOREN控制比特强制有效

验证方案：

- MCU VDD外部供电到5V（V1）
- 软件修改PCU->BORCR[BOREN] = 0(仅测试，实际应用需要保持PCU->BORCR=0x01U)
- 软件清除RCU->RSSR寄存器
- 降低MCU供电电压至V2，保持5ms
- MCU VDD供电电压上升到5V （V1）
- 软件读取RCU->RSSR寄存器看POR_BOR位是否置位
- 调整V2电压，范围为3V至0V，记录POR_BOR位置位的V2值

验证结果：

- 改版前关闭BOR检测条件下，POR_BOR触发电压约0.8V，与POR触发电压一致
- 改版后关闭BOR检测条件下，POR_BOR触发电压约2.5V，与BOR触发电压一致
- 改版后关闭BOR检测条件下，测试芯片在2V可以稳定触发BOR复位，说明BOR无法被软件关闭

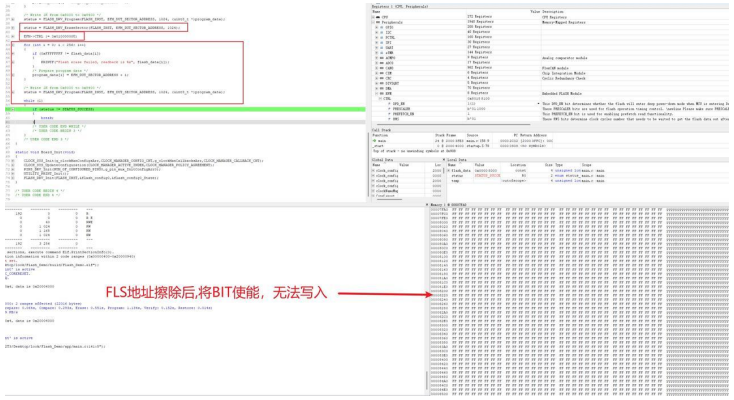
验证结论：

- 改版后软件写PCU->BORCR[BOREN] 寄存器无法关闭BOR检测电路，与设计改动预期符合

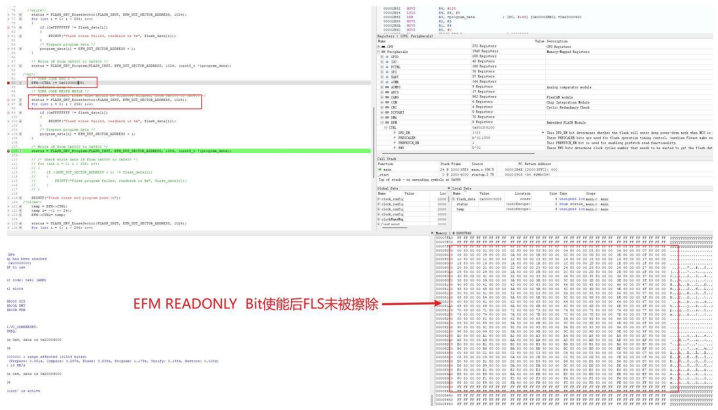
验证报告3：文档修改，开放Flash READONLY功能

验证方案：

- 软件将EFM->CTRL[READONLY]置0关闭，进行Flash擦除/写入操作，Memory Map中的Flash相应地址应可以正常擦除和写入
- 保持Flash相应地址为擦除状态，软件将EFM->CTRL[READONLY]置1开启，进行Flash写入操作，Memory Map中的Flash相应地址应保持擦除状态
- 保持Flash相应地址为已编程状态，软件将EFM->CTRL[READONLY]置1开启，进行Flash擦除操作，Memory Map中的Flash相应地址应保持已编程状态，原有数据不应被擦除



READONLY开启后Flash无法Program



READONLY开启后Flash无法Erase

READ ONLY	Program	Erase
0	Y	Y
Write 1 (Read0)	N	N

READONLY真值表

验证结论：

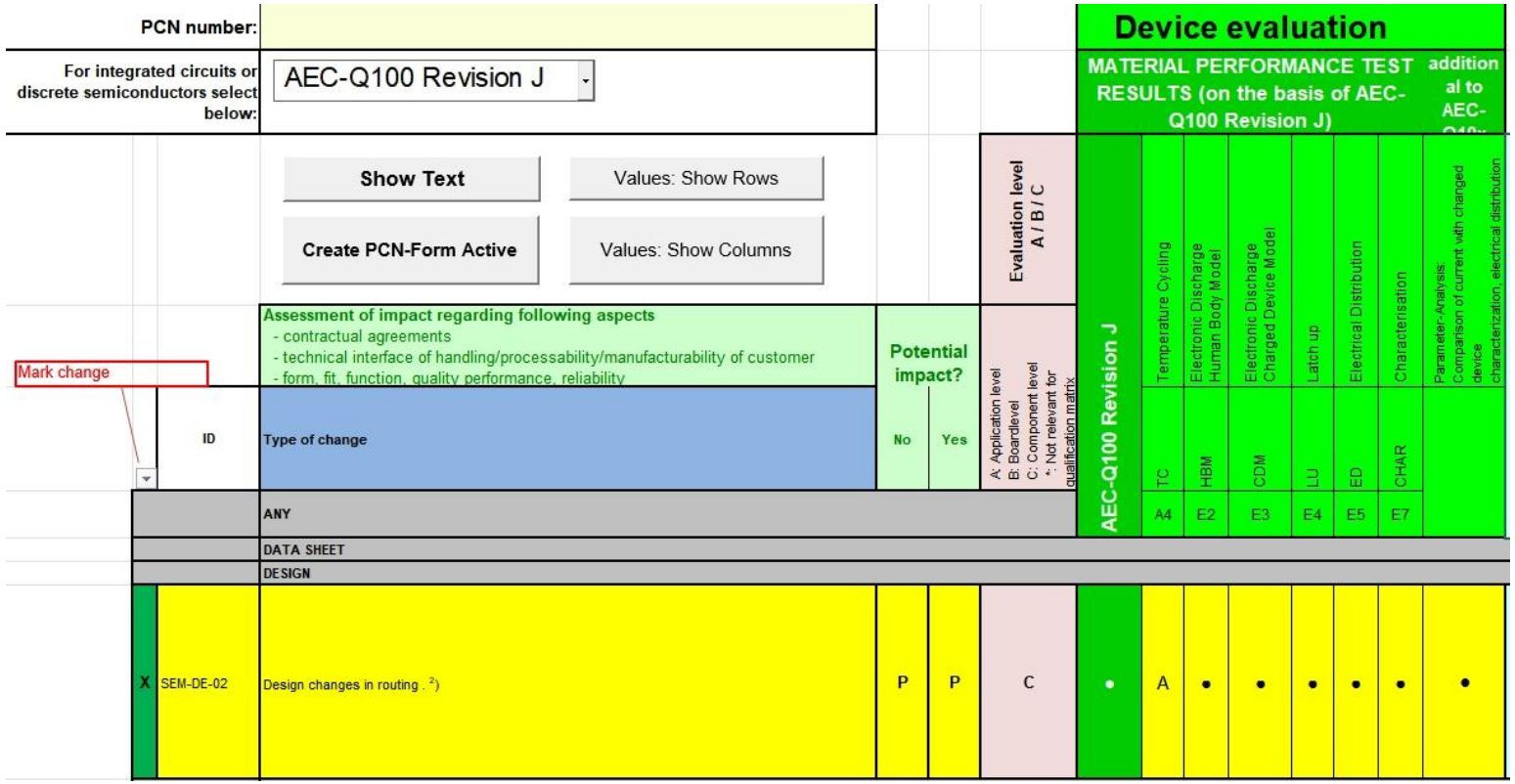
- EFM->CTRL[READONLY]比特开启后可以保护Flash内容不被擦除和写入，关闭EFM->CTRL[READONLY]功能后，Flash可以正常擦写，该功能可以有效保护Flash的内容不被异常修改

02-2 硬件改版验证报告_ZVEI可靠性补充验证

ZVEI可靠性补充验证

- **验证方案：**

  经ZVEI评估：需要验证的项目A4/E2/E3/E4/E5/E7



PCN number:					Device evaluation								
For integrated circuits or discrete semiconductors select below:	AEC-Q100 Revision J				MATERIAL PERFORMANCE TEST RESULTS (on the basis of AEC-Q100 Revision J)								addition al to AEC-Q10x
Show Text / Create PCN-Form Active / Values: Show Rows / Values: Show Columns				Evaluation level A / B / C	AEC-Q100 Revision J	Temperature Cycling	Electronic Discharge Human Body Model	Electronic Discharge Charged Device Model	Latch up	Electrical Distribution	Characterisation	Parameter-Analysis: Comparison of current with changed device characterization, electrical distribution
Mark change	ID	Assessment of impact regarding following aspects - contractual agreements - technical interface of handling/processability/manufacturability of customer - form, fit, function, quality performance, reliability — Type of change	Potential impact? No	Potential impact? Yes	A: Application level B: Boardlevel C: Component level *: Not relevant for qualification matrix		TC	HBM	CDM	LU	ED	CHAR	
							A4	E2	E3	E4	E5	E7	
		ANY											
		DATA SHEET											
		DESIGN											
X	SEM-DE-02	Design changes in routing , [2])	P	P	C	•	A	•	•	•	•	•	•

ZVEI补充验证报告--A4

验证方案：

- PC+TC_1000循环
  - 样品量：77颗*1批次
  - -55℃~150℃，1000循环
- 结果：
  - 0 失效
- 具体验证步骤
  - STEP1：外观+SAT
  - STEP2：PC(烘烤 125℃，24 小时+吸湿 30℃，60%RH，192 小时+IR*3 260℃)
  - STEP3：SAT +ATE 测试（常高温）
  - STEP4：TC（-55℃~150℃）1000循环
  - STEP5：ATE 测试（常高温）
  - STEP6：输出报告（包含实验步骤、各步骤输出物、图片）

验证结论：

- TC 验证结果PASS，详细报告见附件

检验项目、检验条件和技术要求

组别或序号	检验项目		技术条件（要求）	检验样品数（只）	检验合格数（只）	检验不合格数(只)	结果	备注
E1	起点电测试		测试参数按 YTM32B1LE05H0MLFT Test SPEC 要求进行。 判据：符合详细规范规定。	80 (1#-80#)	80	0	合格	委托方测试
A1	预处理（PC）	超声检测	试验方法：JESD22-A113I-2020，J-STD-020F-2022	22 (1#-22#)	22	0	合格	-
		温度循环	试验方法：JESD22-A113I-2020 试验条件：温度-40℃-60℃、每态停留时间 15min、转换时间≤1 min、循环 5cycles 要求：试验前后应对器件外观进行检查，标识清晰，表面无机械损伤和气孔，无封装缺损、破裂、锈蚀等，引出端能识别。	80 (1#-80#)	80	0	-	-
		高温烘烤	试验方法：JESD22-A113I-2020 试验条件：温度 125℃、时间 24h 要求：试验前后应对器件外观进行检查，标识清晰，表面无机械损伤和气孔，无封装缺损、破裂、锈蚀等，引出端能识别。	80 (1#-80#)	80	0	-	-
		湿度浸润	试验方法：JESD22-A113I-2020，J-STD-020F-2022 试验条件：60%RH，30℃，192h 要求：试验前后应对器件外观进行检查，标识清晰，表面无机械损伤和气孔，无封装缺损、破裂、锈蚀等，引出端能识别。	80 (1#-80#)	80	0	-	-
		回流焊	试验方法：JESD22-A113I-2020，J-STD-020F-2022 试验条件：150～200℃@60-120S、217℃@60-150S、260℃+5/-0@30S 以上、3cycles 要求：试验前后应对器件外观进行检查，标识清晰，表面无机械损伤和气孔，无封装缺损、破裂、锈蚀等，引出端能识别。	80 (1#-80#)	80	0	-	-
		超声检测	试验方法：JESD22-A113I-2020，J-STD-020F-2022	22 (1#-22#)	22	0	合格	-
E1	中间电测试		测试参数按 YTM32B1LE05H0MLFT Test SPEC 要求进行。 判据：符合详细规范规定。	80 (1#-80#)	80	0	合格	-
A4	温度循环（TC）		试验方法：JESD22-A104F.01-2023 试验条件：温度-55℃-150℃、每态停留时间 15min、转换时间≤1 min、循环 1000cycles 要求：试验前后应对器件外观进行检查，标识清晰，表面无机械损伤和气孔，无封装缺损、破裂、锈蚀等，引出端能识别。	80 (1#-80#)	80	0	-	-
E1	终点电测试		测试参数按 YTM32B1LE05H0MLFT Test SPEC 要求进行。 判据：符合详细规范规定。	80 (1#-80#)	80	0	合格	委托方测试

ZVEI补充验证报告 -- E2/3/4

验证方案：

- ESD
  - HBM PASS
    - ALL TO VDD(±) -- 500V, 1000V~4000V, step:1000V
    - ALL TO VSS(±) -- 500V, 1000V~4000V, step:1000V
    - IO TO IO(±) -- 500V, 1000V~4000V, step:1000V
  - CDM PASS -- All pin ±250, ±500V; corner pin ±750V
  - LU 25℃ PASS
    - I-trigger(±) 50~200mA;step:50mA
    - Over voltage -- 5.5V~8.25V Step:0.25V
  - LU 125℃ PASS
    - I-trigger(±) 50~100mA;step:50mA
    - Over voltage -- 5.5V~8.25V Step:0.25V

验证结论：

- ESD 验证结果满足Datasheet 规格，符合AEC Q100的要求
- 第三方的ESD报告见附件

ZVEI补充验证报告 -- E5

验证方案：

- HTOL
  - 样品量：77颗*1批次
  - VDD=5.5V，Ta=125℃，168hrs
- 结果：
  - HTOL 结果: 0 Fail
  - ED 数据结果: PASS
  - 与改版前HTOL测试参数均值对比，无异常

云途 YUNTU

(Hestia-48LQFP) YTM32B1LE0x Electrical Distribution Report - Rev1

Parameter Name in Datasheet	Units	Temp (℃)	Lower Spec Limit (NA if no spec)	Upper Spec Limit (NA if no spec)	Time0 (Pre-HTOL) Post ECO Sample			Post-HTOL(168hrs) Post ECO Sample			Mean Drift toward LSL	Mean Drift toward USL	Time0 (Pre-HTOL) Pre ECO Sample			Post-HTOL(1000hrs) Pre ECO Sample			Mean Drift toward LSL	Mean Drift toward USL	PreECO & PostECO Mean Drift
					Avg	Std	Cpk	Avg	Std	Cpk	Drift less than +/- 15% to spec	Drift less than +/- 15% to spec	Avg	Std	Cpk	Avg	Std	Cpk	Drift less than +/- 15% to spec	Drift less than +/- 15% to spec	Drift less than +/- 15% to spec window
RPU @5V-Internal pull-up resistors	kΩ	ROOM	20.00	70.00	29.624	1.556	2.06	31.071	2.068	1.78	PASS	PASS	30.740	1.669	2.14	30.670	1.441	2.47	PASS	PASS	2.23%
RPD @5VInternal pull-down resistors	kΩ	ROOM	20.00	70.00	25.710	1.023	1.86	26.936	1.041	2.22	PASS	PASS	26.029	1.111	1.81	26.440	1.057	2.03	PASS	PASS	0.64%
RPU @3.3V-Internal pull-up resistors	kΩ	ROOM	20.00	100.00	59.304	5.020	2.61	61.287	5.869	2.20	PASS	PASS	65.420	1.569	6.50	65.867	1.541	6.52	PASS	PASS	7.64%
RPD @3.3VInternal pull-down resistors	kΩ	ROOM	20.00	105.00	49.776	5.000	1.99	52.996	6.409	1.72	PASS	PASS	55.930	1.511	7.93	56.144	1.677	7.18	PASS	PASS	7.24%
PMC Bandgap Vref=1V	V	ROOM	0.96	1.04	0.999	0.003	4.28	0.994	0.004	2.81	PASS	PASS	1.000	0.005	2.67	1.004	0.006	2.12	PASS	PASS	1.86%
FSIRC - Slow internal reference frequency	MHz	ROOM	1.94	2.06	1.998	0.005	4.17	2.000	0.006	3.11	PASS	PASS	2.000	0.010	2.00	2.004	0.010	1.89	PASS	PASS	1.52%
FFIRC - Fast internal reference frequency	MHz	ROOM	47.52	48.48	48.235	0.039	2.12	48.177	0.052	1.96	PASS	PASS	48.140	0.040	3.67	48.110	0.060	2.61	PASS	PASS	9.85%
IDD_ACTIVE - Running while(1) loop in flash, all peripheral clock enabled. core @48MHz, bus @24MHz VDD=5V	mA	ROOM	NA	12.50	10.149	0.074	10.52	10.135	0.107	7.35	NA	PASS	10.180	0.110	7.03	10.340	0.150	4.80	NA	PASS	0.25%
IDD_SLEEP - Sleep mode current, VDD=5V	mA	ROOM	NA	4.30	3.759	0.029	6.16	3.749	0.039	4.73	NA	PASS	3.750	0.040	4.58	3.770	0.032	5.52	NA	PASS	0.21%
IDD_DEEPSLEEP - Deepsleep mode current, VDD=5V SIRC=1, SXOSC=0	uA	ROOM	NA	115.00	103.500	1.668	2.30	103.959	1.556	2.37	NA	PASS	98.610	2.020	2.70	99.010	1.920	2.78	NA	PASS	4.25%
IDD_STANDBY - Standby mode current, VDD=5V SIRC enable, SXOSC disable	uA	ROOM	NA	16.00	4.493	0.188	20.38	5.060	0.122	29.95	NA	PASS	3.990	0.360	11.12	4.001	0.430	9.30	NA	PASS	3.14%
VIN - Analog input voltage VDD/2	V	ROOM	2.7335	2.7665	2.748	0.001	5.31	2.747	0.001	5.96	PASS	PASS	2.750	0.002	2.75	2.752	0.002	2.10	PASS	PASS	5.23%
ADC_channel_test VDD/2	V	ROOM	2.71	2.79	2.749	0.002	7.83	2.750	0.003	5.03	PASS	PASS	2.749	0.002	7.83	2.751	0.003	5.03	PASS	PASS	0.87%
RPU @5V-Internal pull-up resistors	kΩ	HOT	20.00	70.00	37.473	2.703	2.15	37.652	3.205	1.84	PASS	PASS	40.116	1.590	4.22	40.421	1.690	4.03	PASS	PASS	5.29%
RPD @5VInternal pull-down resistors	kΩ	HOT	20.00	70.00	34.116	2.615	1.80	34.467	2.248	2.15	PASS	PASS	36.089	1.620	3.31	36.319	1.320	4.12	PASS	PASS	3.95%
RPU @3.3V-Internal pull-up resistors	kΩ	HOT	20.00	100.00	75.857	1.431	5.62	74.135	1.108	7.78	PASS	PASS	78.782	1.887	1.98	79.081	2.082	1.75	PASS	PASS	3.66%
RPD @3.3VInternal pull-down resistors	kΩ	HOT	20.00	105.00	65.815	1.504	8.69	66.743	1.317	9.68	PASS	PASS	70.314	1.967	4.86	70.004	2.167	4.31	PASS	PASS	5.29%
PMC Bandgap Vref=1V	V	HOT	0.96	1.04	0.995	0.006	2.13	0.992	0.006	1.74	PASS	PASS	1.001	0.003	2.29	1.002	0.003	2.22	PASS	PASS	7.65%
FSIRC - Fast internal reference frequency	MHz	HOT	1.94	2.06	1.991	0.007	2.43	1.989	0.007	2.50	PASS	PASS	2.005	0.005	4.04	2.002	0.004	4.42	PASS	PASS	11.25%
FFIRC - Slow internal reference frequency	MHz	HOT	47.28	48.72	48.013	0.126	1.87	47.991	0.131	1.82	PASS	PASS	48.144	0.047	4.06	48.060	0.041	5.32	PASS	PASS	9.08%
IDD_ACTIVE - Running while(1) loop in flash, all peripheral clock enabled. core @48MHz, bus @24MHz VDD=5V	mA	HOT	NA	12.50	10.069	0.106	7.68	10.043	0.123	6.67	NA	PASS	10.050	0.120	6.81	10.110	0.195	4.08	NA	PASS	0.16%
IDD_SLEEP - Sleep mode current, VDD=5V	mA	HOT	NA	4.30	3.751	0.036	5.03	3.740	0.045	4.17	NA	PASS	3.724	0.040	4.80	3.777	0.046	3.82	NA	PASS	0.62%
IDD_DEEPSLEEP - Deepsleep mode current, VDD=5V SIRC=1, SXOSC=0	uA	HOT	NA	170.00	115.840	3.027	5.96	114.175	6.986	2.66	NA	PASS	126.200	4.820	3.03	125.900	3.750	3.92	NA	PASS	6.09%
IDD_STANDBY - Standby mode current, VDD=5V SIRC enable, SXOSC disable	uA	HOT	NA	50.00	13.876	2.189	5.50	12.142	3.428	3.68	NA	PASS	16.920	3.680	2.09	17.020	3.003	2.55	NA	PASS	6.09%
VIN - Analog input voltage	V	HOT	2.7250	2.7665	2.746	0.001	6.39	2.744	0.002	3.01	PASS	PASS	2.748	0.001	9.48	2.749	0.001	7.44	PASS	PASS	5.70%
ADC_channel_test VDD/2	V	HOT	2.71	2.79	2.749	0.002	7.79	2.747	0.002	5.04	PASS	PASS	2.748	0.002	7.79	2.747	0.002	5.04	PASS	PASS	1.86%
RPU @5V-Internal pull-up resistors	kΩ	COLD	20.00	70.00	29.991	1.255	2.65	29.339	1.047	2.97	PASS	PASS	25.439	0.965	1.88	25.590	0.946	1.97	PASS	PASS	9.10%
RPD @5VInternal pull-down resistors	kΩ	COLD	20.00	70.00	26.613	1.279	1.72	26.010	1.155	1.73	PASS	PASS	23.244	0.399	2.71	24.040	0.572	2.36	PASS	PASS	6.74%
RPU @3.3V-Internal pull-up resistors	kΩ	COLD	20.00	100.00	47.241	2.641	3.44	46.915	2.456	3.65	PASS	PASS	50.769	2.797	4.68	51.009	2.946	4.41	PASS	PASS	4.41%
RPD @3.3VInternal pull-down resistors	kΩ	COLD	20.00	105.00	41.497	2.476	2.89	42.103	2.248	3.28	PASS	PASS	45.770	2.988	3.43	45.980	2.857	3.61	PASS	PASS	5.03%
PMC Bandgap Vref=1V	V	COLD	0.96	1.04	1.001	0.007	1.80	0.998	0.006	1.95	PASS	PASS	1.002	0.002	5.81	1.001	0.002	5.49	PASS	PASS	1.24%
FSIRC - Slow internal reference frequency	MHz	COLD	1.94	2.06	2.003	0.010	1.88	1.999	0.008	2.61	PASS	PASS	2.006	0.005	2.47	2.008	0.005	2.97	PASS	PASS	3.01%
FFIRC - Fast internal reference frequency	MHz	COLD	47.28	48.72	48.205	0.063	2.73	48.121	0.079	2.52	PASS	PASS	48.192	0.107	2.00	48.196	0.108	2.10	PASS	PASS	0.89%
IDD_ACTIVE - Running while(1) loop in flash, all peripheral clock enabled. core @48MHz, bus @24MHz VDD=5V	mA	COLD	NA	12.50	10.195	0.085	9.04	10.180	0.121	6.39	NA	PASS	10.080	0.120	6.72	10.078	0.157	5.16	NA	PASS	0.92%
IDD_SLEEP - Sleep mode current, VDD=5V	mA	COLD	NA	4.30	3.789	0.033	5.23	3.769	0.043	4.08	NA	PASS	3.717	0.040	4.86	3.688	0.052	3.94	NA	PASS	1.67%
IDD_DEEPSLEEP - Deepsleep mode current, VDD=5V SIRC=1, SXOSC=0	uA	COLD	NA	115.00	99.997	2.166	2.31	101.013	2.122	2.20	NA	PASS	96.470	3.250	1.90	96.988	3.060	1.96	NA	PASS	3.07%
IDD_STANDBY - Standby mode current, VDD=5V SIRC enable, SXOSC disable	uA	COLD	NA	16.00	4.248	0.121	32.50	4.961	0.273	13.49	NA	PASS	3.832	1.100	3.69	4.028	1.010	3.95	NA	PASS	2.60%
VIN - Analog input voltage VDD/2	V	COLD	2.73	2.77	2.746	0.001	3.76	2.748	0.002	3.01	PASS	PASS	2.748	0.001	4.83	2.749	0.001	4.26	PASS	PASS	7.17%
ADC_channel_test VDD/2	V	COLD	2.71	2.79	2.749	0.002	7.34	2.746	0.003	4.02	PASS	PASS	2.748	0.002	7.34	2.748	0.003	4.02	PASS	PASS	1.63%

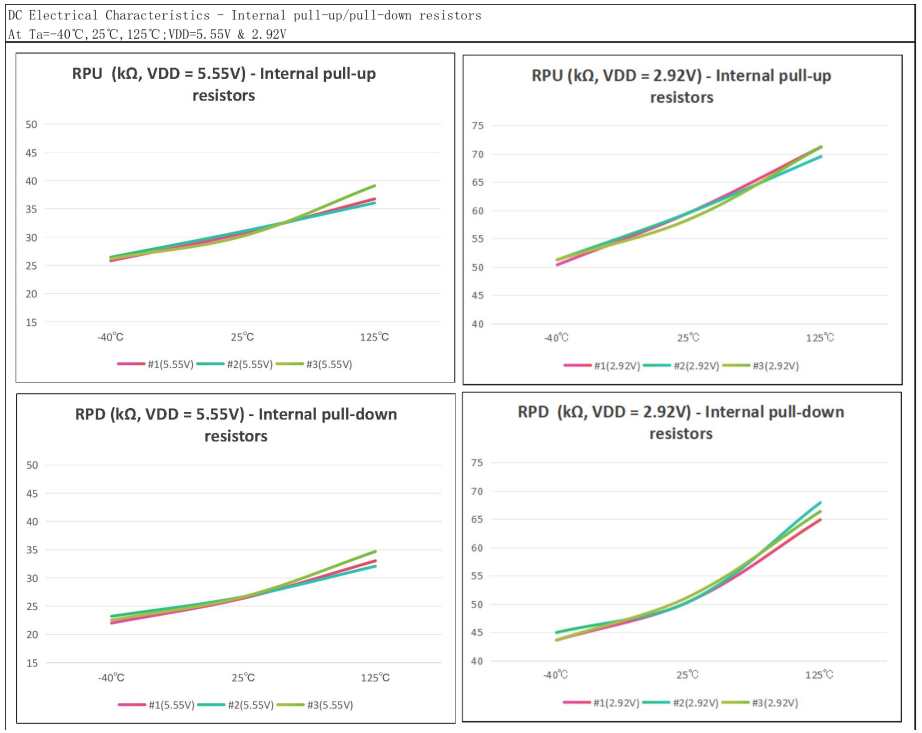
验证结论：

- HTOL 0 Fail, ED 结果是 PASS
- 与改版前HTOL测试参数均值对比，无异常

ZVEI补充验证报告 -- E7

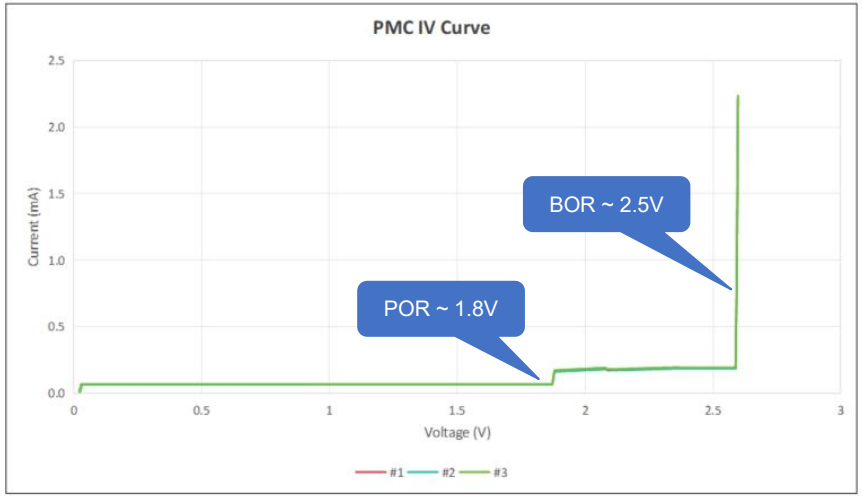
验证方案：

- 改版相关的特性测试数据



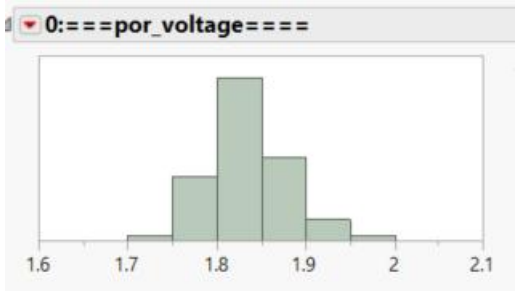
IO RPU & RPD与EVB一致

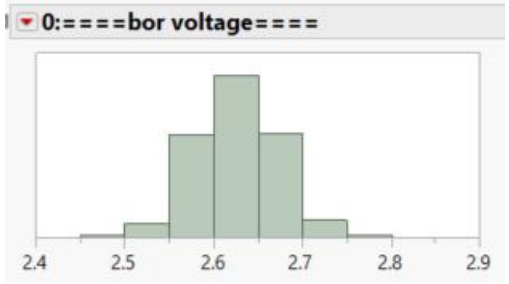
2.3.1. PMC IV Curve



在 25℃，Typical CZ PMC IV Curve 显示 POR 电压约 1.8V

基于1000颗样品的数据，POR/BOR分布符合预期，与板级验证一致





验证结论：

- 改版相关的特性测试数据与板级验证数据一致，且满足Datasheet要求

02-3 硬件改版验证报告_小批试制

改版前后测试结果对比

CP三温测试良率比较：

测试站点	改版后批次良率	改版前量产批次良率
CP1/2(HHG)	98.67%	98.50%
CP ROOM	97.68%	97.95%
CP HOT	99.57%	99.43%
CP COLD	99.67%	98.91%
Total Yield:	95.65%	94.89%

改版后批次与改版前量产批次CP良率一致，无异常。

CP三温测试Top Fail比较：

	测试项	测试站点	改版后批次失效率	改版前量产批次失效率
Top1	BIN16_SCAN_stuck	CP ROOM	1.27%	1.25%
Top2	BIN22_SCAN_iddq	CP ROOM	0.33%	0.32%
Top3	Bin26_mbist_test	CP ROOM	0.31%	0.31%
Top4	BIN20_firc_freq_check_5v5	CP HOT	0.22%	0.22%
Top5	BIN19_SCAN_transition	CP ROOM	0.17%	0.15%

改版后批次与改版前量产批次的主要失效测试项&失效率一致，无异常。

验证结论：

- 改版前后CP 三温测试良率和 CP三温测试Fail BIN rate一致，无异常。

云途 YUNTU

THANKS

高品质　高性能　高可靠性　高一致性

业务合作：business@ytmicro.com

苏州办公室：苏州市高新区长江路211号天都大厦北楼39楼

上海办公室：上海市浦东新区祥科路58号A栋610